

Память EEPROM

EEPROM с последовательным доступом, шина I2C

Наимено- вание	Объем памяти, кбайт	Организация памяти	Напряжени	е питания	Частота SCL, МГц	Корпус	Доступность	Ток потреб- ления в режиме записи.	Ток потреб- ления в режиме Standby	Ток потреб- ления в режиме чтения.	Время цикла записи, мс	Кол-во циклов стирания/ записи.	Гарантиро- ванное время хранения
			В мин	В макс				мА	мкА	мА	0	KCycles	данных, год
M24128-B	128	16384 × 8	1,8	5,5	0,4	DIP-8;SO-8;TSSOP8	Доступно	0,8-2	1-10	0,8-2	5-10	100	40
M24128-BW	128	16384 × 8	2,5	5,5	0,4	DIP-8;SO-8;TSSOP8	Доступно	1	2	1	5	100	40
M24128-W	128	16384 × 8	2,5	5,5	0,4	SO-8;TSSOP14	В разработке	1	2	1	10	100	40
M24256-A	256	32768×8	2,5	5,5	0,4	SO-8	В разработке	1	2	1	10	100	40
M24256-B	256	32768 × 8	4,5	5,5	0,4	DIP-8;SO 8;SO-8	Доступно	2	10	2	5	1000	40
M24256-BV	256	32768 × 8	2,7	3,6	0,4	SO 8;SO-8	Доступно	2	2	2	10	1000	40
M24256-BW	256	32768 × 8	2,5	5,5	0,4	DIP-8;SO 8;SO-8	Доступно	1–2	2	1 - 2	5	1000	40
M24256-W	256	32768 × 8	2,5	5,5	0,4	SO 8	В разработке	1	2	1	10	100	40
M24512-W	512	65536 × 8	2,5	5,5	0,4	LGA 8;SO 8	Доступно	1	2	1	10	100	40
M24C01	1	128 × 8	4,5	5,5	0,4	SO-8	В разработке	3	5	3	10	1000	40
M24C01-R	1	128 × 8	1,8	5,5	0,4	DIP-8;SO-8;TSSOP8	Доступно	0,8	0,3	0,8	5-10	1000	40
M24C01-W	1	128 × 8	2,5	5,5	0,4	DIP-8;SO-8;TSSOP8	Доступно	1	0,5	1	5	1000	40
M24C02	2	256 × 8	4,5	5,5	0,4	DICE;SO-8	Доступно	3	5	3	5-10	1000	40
M24C02-R	2	256 × 8	1,8	5,5	0,4	SO-8;TSSOP8	Доступно	0,8	0,3	0,8	5	1000	40
M24C02-W	2	256 × 8	2,5	5,5	0,4	DICE;DIP-8;SO-8;TSSOP8	Доступно	1–3	0,5–2	1-3	5	1000	40
M24C04	4	512×8	4,5	5,5	0,4	SO-8	В разработке	3	5	3	10	1000	40
M24C04-R	4	512×8	1,8	5,5	0,4	DIP-8;SO-8;TSSOP8	В разработке	0,8	0.3	0,8	5	1000	40
M24C04-W	4	512×8	2,5	5,5	0,4	DICE;DIP-8;SO-8;TSSOP8	В разработке	1–3	0,5–5	1–3	5	1000	40
M24C08	8	1024 × 8	4,5	5,5	0,4	SO-8	В разработке	2–3	1–5	2–3	5-10	1000	40
M24C08-R	8	1024 × 8	1,8	5,5	0,4	DIP-8;SO-8;TSSOP8	Доступно	0,8	0,3	0,8	5	1000	40
M24C08-S	8	1024 × 8	1,8	3,6	0,4	SO-8	Доступно	0,8	0,3	0,8	10	1000	40
M24C08-W	8	1024 × 8	2,5	5,5	0,4	DIP-8;SO-8;TSSOP8	Доступно	1–3	0,5–5	1–3	5	1000	40
M24C16	16	2048 × 8	4,5	5,5	0,4	SO-8	В разработке	2-3	1–5	2-3	5-10	1000	40
M24C16-R	16	2048 × 8	1,8	5,5	0,4	DIP-8;SO-8;TSSOP8	Доступно	0,8	0,3	0,8	5	1000	40
M24C16-W	16	2048 × 8	2,5	5,5	0.4	DICE;DIP-8;SO-8;TSSOP8	В разработке	1–3	0,5–2	1-3	5	1000	40
M24C32	32	4096 × 8	4,5	5.5	0.4	DIP-8;SO-8	Доступно	2	10	2	5	1000	40
M24C32-R	32	4096 × 8	1.8	5.5	0.4	TSSOP8	Доступно	0.8	0.2	0.8	10	1000	40
M24C32-W	32	4096 × 8	2,5	5,5	0,4	DIP-8;SO-8;TSSOP8	Доступно	1	2	1	5	1000	40
M24C64	64	8192 × 8	1,8	5.5	0.4	DIP-8;SO-8	Доступно	0.8-2	0.2-10	0.8–2	5–10	1000	40
M24C64-R	64	8192 × 8	1,8	5.5	0.4	SO-8	Доступно	0,8	0,2	0,8	10	1000	40
M24C64-W	64	8192 × 8	2,5	5,5	0,4	DIP-8:SO-8:TSSOP8	В разработке	1	2	1	5	1000	40
M34D64-R	64	8192 × 8	1,8	5.5	0.4	SO-8:TSSOP8	Доступно	0.8	0.2	0.8	10	1000	40
M34D64-W	64	8192 × 8	2.5	5.5	0.4	SO-8	Доступно	1	2	1	5	1000	40

EEPROM с последовательным доступом, шина MICROWIRE

Наимено- вание	Объем памяти, кбайт	Организация памяти	Напряжен	ие питания	Частота Serial Clock, МГц	Корпус	Доступность	Ток потреб- ления в режиме записи,	Ток потребления в режиме Standby	Ток потреб- ления в режиме чтения.	Время цикла записи, мс	Кол-во циклов стирания/ записи,	Гарантиро- ванное время хранения
			В мин	В макс				мА	мкА	мА	MC	KCycles	данных, лет
M93C46	1	64×16; 128×8; 64×16; 128×8	4,5	5,5	2	DIP-8;SO-8	В разработке	1,5–2	15–50	1,5–2	5–10	1000	40
M93C46-W	1	64×16; 128×8	2,5	5,5	2	DIP-8;SO-8;TSSOP8	В разработке	1	5-10	1	5-10	1000	40
M93C56	2	128×16; 256×8	4,5	5,5	2	DIP-8;SO-8	В разработке	1,5-2	15-50	1,5–2	5-10	1000	40
M93C56-R	2	128×16; 256×8	1,8	5,5	1	SO-8;TSSOP8	В разработке	1	2	1	10	1000	40
M93C56-W	2	128×16; 256×8	2,5	5,5	2	DIP-8;SO-8;TSSOP8	Доступно	1	5	1	5	1000	40
M93C66	4	256×16. 512×8; 256×16; 512×8	4,5	5,5	2	DIP-8;SO-8	В разработке	1,5–2	15	1,5–2	5–10	1000	40
M93C66-W	4	256×16; 512×8	1,8	5,5	2	DIP-8;SO-8;TSSOP8;VFQFPN 8	В разработке	1	2–5	1	5-10	1000	40
M93C76	8	512×16; 1024×8	4,5	5,5	2	SO-8	Доступно	1,5–2	15-50	1,5–2	5-10	1000	40
M93C76-W	8	512×16; 1024×8	2,5	5,5	2	DIP-8;SO-8;TSSOP8	Доступно	1–2	5-15	1–2	5	1000	40
M93C86	16	1024×16; 2048×8	4,5	5,5	2	DIP-8;SO-8	Доступно	1,5–2	15-50	1,5–2	5-10	1000	40
M93C86-R	16	1024×16; 2048×8	1,8	5,5	1	TSSOP8	В разработке	1	2	1	10	1000	40
M93C86-W	16	1024×16; 2048×8	2,5	5,5	2	DIP-8;SO-8;TSSOP8	Доступно	1	5	1	5	1000	40
M93S46	1	64×16	4,5	5,5	2	DIP-8;SO-8	Доступно	1,5–2	15-50	1,5–2	5-10	1000	40
M93S46-W	1	64×16	2,5	5,5	2	DIP-8;SO-8	В разработке	1	5	1	5	1000	40
M93S56	2	128×16	4,5	5,5	2	DIP-8;SO-8	Доступно	1,5-2	15-50	1,5-2	5-10	1000	40
M93S56-W	2	128×16	2,5	5,5	2	DIP-8;SO-8	В разработке	1	5	1	5	1000	40
M93S66	4	256×16	4,5	5,5	2	DIP-8;SO-8	Доступно	1,5-2	15-50	1,5-2	5-10	1000	40
M93S66-W	4	256×16	2,5	5,5	2	DIP-8;SO-8	Доступно	1	5	1	5	1000	40



Память EEPROM

EEPROM с последовательным доступом, шина SPI

Наимено- вание	Объем памяти, кбайт	Организация памяти	Напряжени	е питания	Частота Serial Clock, МГц	Корпус	Доступность	Ток потреб- ления в режиме	ления в режиме	Ток потреб- ления в режиме	Время цикла записи,	Кол-во циклов стирания/	Гарантиро- ванное время
			В мин	В макс				записи, мА	Standby MKA	чтения, мА	МС	записи, KCycles	хранения данных, лет
M95010	1	128×8	4,5	5,5	5	SO-8	В разработке	5	10	5	10	1000	40
M95010-W	1	128×8	2,5	5,5	2	DIP-8;SO-8;TSSOP8	Доступно	2	2	2	10	1000	40
M95020	2	256×8	4,5	5,5	5	SO-8	В разработке	5	10	5	10	1000	40
M95020-W	2	256×8	2,5	5,5	2	DIP-8;SO-8;TSSOP8	Доступно	2	2	2	10	1000	40
M95040	4	256×8;512×8	2,5	5,5	5	5 SO-8 Д		2–5	2-10	2–5	10	1000	40
M95040-W	4	512×8	2,5	5,5	2	DIP-8;SO-8;TSSOP8	Доступно	2	2	2	10	1000	40
M95080	8	1024×8	2,5	5,5	10	DIP-8;SO-8;TSSOP8	Доступно	1–5	0.6–5	1–5	5	1000	40
M95080-W	8	1024×8	2,5	5,5	5	SO-8	Доступно	1	0.6-2	1	5	1000	40
M95128	128	16384×8	2,5	5,5	10	DIP-8;SO-8	В разработке	2–5	2	2	5-10	100	40
M95160	16	2048×8	4,5	5,5	10	SO-8	Доступно	3–5	2-10	3–5	5-10	1000	40
M95160-W	16	2048×8	2,5	5,5	5	DIP-8;SO-8;TSSOP14;TSSOP8	Доступно	1–2	1–2	1–2	5-10	1000	40
M95256	256	32768×8	4,5	5,5	10	SO 8;SO-8	Доступно	4–5	2–5	4–5	5	100	40
M95256-V	256	32768×8	2,7	3,6	5	SO 8	Доступно	3	2	3	10	100	40
M95256-W	256	32768×8	2,5	5,5	5	DIP-8;SO 8;SO-8	Доступно	3	1–2	3	5	100	40
M95320	32	4096×8	4,5	5,5	10	SO-8	Доступно	2–5	2-20	2–5	5-10	100	40
M95320-W	32	4096×8	2,5	5,5	5	DIP-8;SO-8;TSSOP14;TSSOP8	Доступно	3	1–2	3	5	100	40
M95640	64	8192×8	4,5	5,5	10	SO-8	Доступно	2–5	2-20	2–5	5-10	100	40
M95640-W	64	8192×8	2,5	5,5	5	DIP-8;SO-8;TSSOP14;TSSOP8	Доступно	3	1–2	3	5	100	40

Память EPROM и ОТР (однократно программируемые)

Напряжение питания 3,3 В

Наимен	о- Описание	Объем памяти, Мбит		жение ания	Корпус	Время доступа, нс	Доступность	Задержка от Chip Enable до начала	Задержк от Output Enable до	Напряжение программи- рования, В	Ток потребления в режиме
			В мин	В макс				считывания, пѕ		•	программи-
M27V16	0 Низковольтное ОТР EPROM	16	3	3,6	PDIP 42;PLCC 44	100	Доступно	100	50	12,5	50
M27V32	OTP EPROM	32	3	3,6	TSOP 48	100	Доступно	100	45	_	12
M27V32	2 Низковольтное ОТР EPROM;UV EPROM	32	3	3,6	CDIP 42;PDIP 42	100	Доступно	100	50	12	50

Напряжение питания 5 В

Наимено- вание	Описание	Объем памяти, Мбит	Напря пита	жение ания	Корпус	Время доступа, нс	Доступность	Задержка от Chip Enable до начала	Задержк от Output Enable до	Напряжение программи- рования, В	Ток потребления в режиме
			В мин	В макс				считывания, нс		posanini, s	программи- рования, мА
M27C1001	OTP EPROM;UV EPROM	1	4,5	5,5	CDIP 32;PDIP 32; PLCC 32;TSOP 32	35–120	Доступно	35–120	15–60	12,75	50
M27C1024	OTP EPROM;UV EPROM	1	4,5	5,5	CDIP 40;PDIP 40; PLCC 44	35–120	Доступно	35–120	20–50	12,75	50
M27C160	OTP EPROM;UV EPROM	16	4,5	5,5	CDIP 42;PDIP 42	90-100	Доступно	90-100	45-50	12,5	50
M27C2001	OTP EPROM;UV EPROM	2	4,5	5,5	CDIP 32;PDIP 32; PLCC 32	55–100	Доступно	55–100	30–50	12,75	50
M27C202	OTP EPROM;UV EPROM	2	4,5	5,5	CDIP 40;PDIP 40; PLCC 44	70–100	Доступно	70–100	40-50	12,75	50
M27C256B	OTP EPROM;UV EPROM	0	4,5	5,5	CDIP 28;PDIP 28; PLCC 32	45–120	Доступно	45–120	25–60	12,75	50
M27C322	OTP EPROM;UV EPROM	32	4,5	5,5	CDIP 42;PDIP 42	100	Доступно	100	50	12	50
M27C4001	OTP EPROM;UV EPROM	4	4,5	5,5	CDIP 32;PDIP 32; PLCC 32;TSOP 32	55–100	Доступно	35–100	20–50	12,75	50
M27C4002	OTP EPROM;UV EPROM	4	4,5	5,5	CDIP 40;PDIP 40; PLCC 44	70–120	Доступно	45–120	25–60	12,75	50
M27C512	OTP EPROM;UV EPROM	1	4,5	5,5	CDIP 28;PDIP 28; PLCC 32;TSOP 28	45–120	Доступно	45–120	20–50	12,75	50
M27C64A	UV EPROM	0	4,5	5,5	CDIP 28	_	Доступно	100	50	12,5	30
M27C800	OTP EPROM;UV EPROM	8	4,5	5,5	CDIP 42;PDIP 42	100	Доступно	90-100	45-50	12,5	50
M27C801	OTP EPROM;UV EPROM	8	4,5	5,5	CDIP 32;PDIP 32; PLCC 32	50-100	Доступно	50-100	30–50	12,75	50



FlexibleROM

FlexibleROM

Наимено- вание	Объем памяти, Мбит	Напряжен	е питания	Организация памяти	Корпус	Время доступа, нс	Доступность	Задержка от Chip Enable до начала	Задержка от Output Enable до начала	Напряжение программи- рования, В	Ток потребления в режиме программиро
								считывания,	считывания,		вания, мА
		В мин	В макс					ns	HC		
M27W016	16	2,7	3,6	1x16	PDIP 42;SO 44;TSOP 48	100	Доступно	100	35	12,6	10
M27W032	32	2,7	3,6	2x16	SO 44;TSOP 48	100	Доступно	100	35	12,6	10
M27W064	64	2,7	3,6	4x16	SO 44;TSOP 48	100	Доступно	100	35	12,6	10

Tiger Range, напряжение питания 3 В

Наимено-	Описание	Объем памяти, Мбит	Напря пит:	жение	Корпус	Время доступа, нс	Доступность	Задержка от Chip Enable до начала	Задержк от Output Enable до	Напряжение программи- рования, В	Ток потребления в режиме
			В мин	В макс				считывания, нс		F , -	программи- рования, мА
M27W101	Низковольтный OTP EPROM	1	3	3,6	PLCC 32;TSOP 32	80	Доступно	80	50	12,75	50
M27W102	Низковольтный ОТР EPROM	1	3	3,6	PLCC 44;TSOP 40	80	Доступно	80	50	12,75	50
M27W201	Низковольтный ОТР EPROM; низковольтный UV EPROM	2	3	3,6	CDIP 32;PDIP 32; PLCC 32;TSOP 32	80	Доступно	80	50	12,75	50
M27W202	Низковольтный OTP EPROM	2	3	3,6	PLCC 44	100	Доступно	100	60	12,75	50
M27W401	Низковольтный OTP EPROM	4	3	3,6	PDIP 32;PLCC 32; TSOP 32	80	Доступно	80	50	12,75	50
M27W402	Низковольтный ОТР EPROM	4	3	3,6	PDIP 40;PLCC 44	100	Доступно	100	60	12,75	50
M27W512	Низковольтный OTP EPROM	1	3	3,6	PLCC 32;TSOP 28	100	Доступно	100	60	12,75	50
M27W800	Низковольтный ОТР EPROM	8	2,7	3,6	PLCC 32;PLCC 44	100	Доступно	100	50	12,5	50

Flash-память

Flash-память, Boot block, 1.8 В

Наимено- вание	Объем памяти, кбайт	Организация памяти		яжение ания	Корпус	Доступность	Boot Block	Время цикла чтения	Время стирания сектора	Время записи слова.	Ток потреб- ления в режиме	Ток потреб- ления в режиме	ления	Кол-во циклов стирания/	Гаранти- рованное время
	коаит		V мин	V макс				чения	Сектора	мкс	Standby, MKA	стирания, мкА	програм-	записи, мирования	хранения
M28R400CB	4	256K×16	1,65	2,2	BGA 46	Доступно	Младшие адреса	120	1000	10	50	20	20	100000	20
M28R400CB-KGD	4	256K×16	1,65	2,2	DICE	В разработке	Младшие адреса	120	1000	10	50	20	20	100000	20
M28R400CT	4	256K×16	1,65	2,2	BGA 46	Доступно	Старшие адреса	120	1000	10	50	20	20	100000	20

Flash-память, Burst Mode

Наимено- вание	Объем памяти, кбайт	Организация памяти		яжение ания	Корпус	Доступность	Boot Block	Время цикла чтения.	Время стирания сектора,	Время записи слова,	Ток потреб- ления в режиме	Ток потреб- ления в режиме	ления	Кол-во циклов стирания/	Гаранти- рованное время
	Kouri		В мин	В макс				нс	мс	мкс	Standby, MKA	стирания, мА	програм- мирования, мА	записи	хранения данных, лет
M58BW016BB	16	512K×32	2,7	3,6	PQFP 80	В разработке	Младшие адреса	70–80	1500	30	60	30	30	100000	20

Flash - память, Dual Bank Page Mode

Наимено- вание	Объем памяти, кбайт	Организация памяти	•	ания ания	Корпус	Доступность	Режим	Boot Block	Время цикла чтения.	Время стирания сектора,	Время записи слова,	Ток потреб- ления в режиме	Ток потреб- ления в режиме		Гаранти- рованное время
	KOGHI		В мин	В макс					нс	мс	MKC	Standby, MKA	стирания,		хранения
M59DR032A	32	2M×16	1,65	2,2	BGA 48	Доступно	Страничный	Старшие адреса	120	1000	10	50	20	20	20
M59DR032EA	32	2M×16	1,65	2,2	BGA 48	В разработке	Страничный	Старшие адреса	85–100	800	10	50	20	20	20



Flash - память, High Performance

Наимено- вание	Объем памяти, кбайт	Организация памяти		іжение ания	Корпус	Доступность	Режим	Boot Block	Время цикла чтения.	Время стирания сектора,	Время записи слова.	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Гаранти- рованное время
	Коай		В мин	В макс					нс	мс	мкс	Standby, MKA	стирания,	програм- мирования мА	хранения
M58LW032C	32	2M×16	2,7	3,6	BGA 64; TSOP 56	В разработке	Burst	Универса- льный	90 - 110	1200	16	40	30	30	20
M58LW064C	64	4M×16	2,7	3,6	BGA 64; TSOP 56	Доступно	Burst	Универса- льный	110	1200	16	40	30	30	20

Flash-память, Light Flash

Наимено- вание	Объем памяти, кбайт	Организация памяти		яжение ания	Корпус	Доступность	Режим	Boot Block	Время	Время	Время записи	ления	Ток потреб-	ления	рованное
	коаит		В мин	В макс					чтения, нс	сектора, мс	слова, мкс	в режиме Standby, мкА	в режиме стирания, мА	в режиме програм- мирования мА	время хранения данных, лет
M29KW016E	16	1M [×] 16	2,7	3,6	TSOP 48	Доступно	Асинхрон- ный	Универса- льный	90	1500	9	100	20	20	20
M29KW032E	4	×16	-	-	TSOP 48	Доступно	-	-	90	-	9	-	-	-	-
M29KW064E	64	4M×16	2,7	3,6	TSOP 48	Доступно	Асинхрон- ный	Универса- льный	90	1500	9	100	20	20	20
M59PW016	16	1M×16	2,7	3,6	SO 44	Доступно	-	-	-	1500	9	100	20	20	20
M59PW032	32	2M×16	2,7	3,6	SO 44; TSOP 48	Доступно	_	_	-	1500	9	100	20	20	20
M59PW064	64	4M×16	2,7	3,6	SO 44; TSOP 48	Доступно	-	-	-	1500	9	100	20	20	20
M59PW1282	128	2×(4M×16)	2,7	3,6	SO 44	Доступно	_	-	-	1500	9	100	20	20	20

Flash - память, Multiple Bank Burst Mode

Наимено- вание	Объем памяти, кбайт	Организация памяти		яжение ания	Корпус	Доступность	Режим	Boot Block	Время цикла чтения.	Время стирания сектора,	Время записи слова.	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Гаранти- рованное время
	KOANT		В мин	В макс					нс	мс	мкс	Standby,	стирания, мА	програм- мирования мА	хранения
M58CR032C	32	2M×16	1,65	2	BGA 56	Доступно	Burst	Старшие адреса	100	1100	10	50	20	20	20
M58CR032D	32	2M×16	1,65	2	BGA 56	Доступно	Burst	Младшие адреса	100	1100	10	50	20	20	20
M58CR064C	64	4M×16	1,65	2	BGA 56	Доступно	Burst	Старшие адреса	90	1100	10	50	20	20	20
M58CR064P	64	4M×16	1,65	2	BGA 56	Доступно	Burst	Старшие адреса	90	1100	10	50	20	20	20
M58WR032EB	32	2M×16	1,65	2,2	VFBGA 56	Доступно	-	Младшие адреса	70	1100	10	50	20	20	20
M58WR032ET	32	2M×16	1,65	2,2	VFBGA 56	Доступно	-	Старшие адреса	70	1100	10	50	20	20	20
M58WR064EB	64	4M×16	1,65	2,2	VFBGA 56	Доступно	Burst	Младшие адреса	70	1100	10	50	20	20	20
M58WR064ET	64	4M×16	1,65	2,2	VFBGA 56	Доступно	Burst	Старшие адреса	70	1100	10	50	20	20	20

Flash-память, Flash NAND, страница 528 байт

Наименование	Объем памяти, Мбайт	Организация массива		яжение тания	Корпус	Доступность	Время цикла чтения, нс	Время цикла записи, нс	Время стирания блока, мс	страницы,	Ток потреб- ления в режиме	Ток потребления в режиме Standby,	Ток потреб- ления в режиме стирания,	Ток потреб- ления в режиме програм-	Кол-во циклов стирания/ записи	Гаранти- рованное время хранения
			В мин	В макс			по	по	MC	MING	чтения, мА	мА	мкА	мА	мирования	-
NAND01GW3A	1024	Страница 528 байт, для шины 8 бит	2,7	3,6	TSOP 48	В разработке	50	50	2	200	20	100	20	20	100000	10
NAND128W4A	128		2,7	3,6	TSOP 48	В разработке	50	50	2	200	20	50	20	20	100000	10
NAND256R3A	256	Страница 528 байт, для шины 8 бит	1,7	1,95	CDIP 32	В разработке	60	60	2	200	15	50	15	15	100000	10
NAND256W3A	256	Страница 528 байт, для шины 8 бит	2,7	3,6	TSOP 48	В разработке	50	50	2	200	20	50	20	20	100000	10
NAND512W3A	512	Страница 528 байт, для шины 8 бит	2,7	3,6	TSOP 48; VFBGA 63	В разработке	50	50	2	200	20	50	20	20	100000	10



Flash - память (индустриальный стандарт), Boot Block, 3 В

Наимено- вание	Объем памяти, Мбит	Организация массива		яжение ания	Корпус	Доступность	Режим	Boot Block	Время цикла записи,	Время стирания сектора,	Время записи слова.	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Гаранти- рованное время
	MOUI		В мин	В макс					нс	мс	мкс	Standby,	стирания, мА	програм- мирования мА	хранения
M28W160BB	16	1M×16	2,7	3,6	BGA 46	В разработке	_	Младшие адреса	100	-	10	50	20	20	20
M28W160BT	16	1M×16	2,7	3,6	BGA 46; 46 MICRO	Доступно	-	Старшие адреса	90–100	1–1000	10	50	20	20	20
M28W160CB	16	1M×16	2,7	3,6	BGA 46; TSOP 48	Доступно	Асинхронный	Младшие адреса	70–100	1000	10	50	20	20	20
M28W160CT	16	1M×16	2,7	3,6	BGA 46; TSOP 48	Доступно	Асинхронный	Старшие адреса	70–90	1000	10	50	20	20	20
M28W160EC M28W160ECB	16 16	_	2,7 2,7	3,6 3,6	TSOP 48 BGA 46	В разработке Доступно		-	_	_	_		_	_ _	_
M28W320CB	32	2M×16	2,7	3,6	TSOP 48	Доступно	Асинхронный	Младшие адреса	70–90	1000	10	50	20	20	20
M28W320CT	32	2M×16	2,7	3,6	BGA 47; TSOP 48	Доступно	Асинхронный	Старшие адреса	70–90	1000	10	50	20	20	20
M28W320EBT	32	2M×16	2,7	3,6	BGA 47	Доступно	Асинхронный	Старшие адреса	70–100	1000	10	50	20	20	20
M28W320ECB	32	2M×16	2,7	3,6	BGA 47	Доступно	Асинхронный	Младшие адреса	70	-	10	50	20	20	20
M28W320ECT	32	2M×16	2,7	3,6	BGA 47	Доступно	Асинхронный	Старшие адреса	70	-	10	50	20	20	20
M28W640ECB	64	4M×16	2,7	3,6	BGA 48; TSOP 48	В разработке	Асинхронный	Младшие адреса	70	-	10	50	20	20	20
M28W640ECT	64	4M×16	2,7	3,6	BGA 48; TSOP 48	Доступно	Асинхронный	Старшие адреса	70	-	10	50	20	20	20
M28W800BB	8	521K×16	2,7	3,6	BGA 46	В разработке	Асинхронный	Младшие адреса	85–90	-	10	50	20	20	20
M28W800CB	8	521K×16	2,7	3,6	BGA 46;T SOP 48	Доступно	Асинхронный	,	70–90	1000	10	50	20	20	20
M28W800CT	8	521K×16	2,7	3,6	BGA 46; TSOP 48	Доступно	Асинхронный	Старшие адреса	70–90	1-1000	10	50	20	20	20

Flash - память (индустриальный стандарт), High Performance

Наимено- вание	Объем памяти, Мбит	Организация памяти		ания ания	Корпус	Доступность	Режим	Boot Type	Время цикла чтения,	Время стирания сектора,	Время записи слова,	Ток потреб- ления в режиме	Ток потреб- ления в режиме		Гаранти- рованное время
	MOM		В мин	В макс					нс	мс	мкс	Standby,	стирания,		хранения
M58LW032D	32	2M×16, 4M×8	2,7	3,6	BGA 64; TSOP 56	Доступно	Асинхрон- ный	Универ- сальный	90-110	1200	16	40	30	30	20
M58LW064D	64	4M×16, 8M×8	2,7	3,6	BGA 64; TSOP 56	Доступно	Асинхрон- ный	Универ- сальный	110	1200	16	40	30	30	20
M58LW128H	128	8M×16	2,7	3,6	BGA 64	В разработке	Burst	Универ- сальный	115	1200	16	40	30	30	20

Flash-память (индустриальный стандарт), 3 В

Наимено- вание	памяти,	Организация памяти		яжение ания	Корпус	Доступность	Режим	Boot Type	Время цикла	Время стирания	Время записи	Ток потреб- ления	Ток потреб- ления	ления	рованное
	Мбит		В мин	В макс					чтения, нс	сектора,	слова, мкс	в режиме Standby, мкА	в режиме стирания, мА	в режиме програм- мирования мА	время хранения данных, лет
M29DW323DB	32	2M×16, 4M×8	2,7	3,6	BGA 48; TSOP 48	Доступно	Асинхронный	Младшие адреса	70–90	800	10	100	20	20	20
M29DW323DT	32	2M×16, 4M×8	2,7	3,6	BGA 48; BGA 63; TSOP 48	В разработке	Асинхронный	Старшие адреса	70	800	10	100	20	20	20
M29DW324DB	32	2M×16, 4M×8	2,7	3,6	BGA 48; TSOP 48	В разработке	Асинхронный	Младшие адреса	70	800	10	100	20	20	20
M29DW324DT	32	2M×16, 4M×8	2,7	3,6	BGA 63; TSOP 48	В разработке	Асинхронный	Старшие адреса	70	800	10	100	20	20	20
M29DW640D	64	4M×16, 8M×8	2,7	3,6	TSOP 48	Доступно	Асинхронный	Универ- сальный	90	800	10	100	20	20	20
M29W004BB	4	512K×8	2,7	3,6	TSOP 40	Доступно	Асинхронный	Младшие адреса	90-120	800	10	100	20	20	20
M29W004BT	4	512K×8	2,7	3,6	TSOP 40	В разработке	Асинхронный	Старшие адреса	70–120	800	10	100	20	20	20
M29W008AB	8	1M×8	2,7	3,6	TSOP 40	Saturation	Асинхронный	Младшие адреса	90	1500	10	100	20	20	20
M29W010B	1	128K×8	2,7	3,6	PLCC 32; TSOP 32	Доступно	Асинхронный	Универ- сальный	70–90	400	10	100	20	20	20



Flash-память (индустриальный стандарт), 3 В

Наимено- вание	Объем памяти, Мбит	Организация памяти		жение ания	Корпус	Доступность	Режим	Boot Type	Время цикла чтения,	Время стирания сектора,	Время записи слова,	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Гаранти- рованное время
	MONT		В мин	В макс					нс	мс	мкс	Standby,	стирания,	програм- мирования мА	хранения
M29W040B	4	512K×8	2,7	3,6	PLCC 32; TSOP 32	Доступно	Асинхронный	Универ- сальный	55-120	800	10	100	20	20	20
M29W102BB	1	64K×16	2,7	3,6	TSOP 40	Доступно	Асинхронный	Младшие адреса	50-70	800	10	100	20	20	20
M29W160DB	16	1M×16, 2M×8	2,7	3,6	TSOP 48	Доступно	Асинхронный	Младшие адреса	90	800	13	100	20	20	20
M29W160DT	16	1M×16, 2M×8	2,7	3,6	TSOP 48	В разработке	Асинхронный	Старшие адреса	70–90	800	13	100	20	20	20
M29W160EB	16	1M×16, 2M×8	2,7	3,6	BGA 48; TSOP 48	Доступно	Асинхронный	Младшие адреса	70–90	800	13	100	20	20	20
M29W160ET	16	1M×16, 2M×8	2,7	3,6	BGA 48; TSOP 48	Доступно	Асинхронный	Старшие адреса	70–90	800	13	100	20	20	20
M29W200BB	2	128K×16, 256K×8	2,7	3,6	SO 44; TSOP 48	Доступно	Асинхронный	Младшие адреса	55–90	800	10	100	20	20	20
M29W200BT	2	128K×16, 256K×8	2,7	3,6	SO 44; TSOP 48	Доступно	Асинхронный		55–90	800	10	100	20	20	20
M29W320DB	32	2M×16, 4M×8	2,7	3,6	BGA 63; TSOP 48	В разработке	Асинхронный	Младшие адреса	70–90	800	10	100	20	20	20
M29W320DT	32	2M×16, 4M×8	2,7	3,6	BGA 63; TSOP 48	В разработке	Асинхронный	Старшие адреса	70–90	800	10	100	20	20	20
M29W400BB	4	256K×16, 512K×8	2,7	3,6	SO 44; TSOP 48	Доступно	Асинхронный	Младшие адреса	55–120	800	10	100	20	20	20
M29W400BT	4	256K×16, 512K×8	2,7	3,6	SO 44; TSOP 48	Доступно	Асинхронный		55–120	800	10	100	20	20	20
M29W400DB	4	256K×16, 512K×8	2,7	3,6	BGA 48; SO 44; TSOP 48	В разработке	Асинхронный		45–70	800	10	100	20	20	20
M29W400DT	4	256K×16, 512K×8	2,7	3,6	SO 44; TSOP 48	В разработке	Асинхронный	Старшие адреса	45–70	800	10	100	20	20	20
M29W640DB	64	4M×16, 8M×8	2,7	3,6	BGA 63; TSOP 48	В разработке	Асинхронный		90	800	10	100	20	20	20
M29W640DT	64	4M×16, 8M×8	2,7	3,6		В разработке	Асинхронный		90	800	10	100	20	20	20
M29W800DB	8	512K×16, 1M×8	2,7	3,6	SO 44;8 TSOP 4	Доступно	Асинхронный		70-90	800	10	100	20	20	20
M29W800DT	8	512K×16, 1M×8	2,7	3,6	SO 44; TSOP 48	Доступно	Асинхронный		70–90	800	10	100	20	20	20

Flash-память (индустриальный стандарт), 5 В

Наимено- вание	Объем памяти, Мбит	Организация памяти		ания ания	Корпус	Доступность	Режим	Boot Type	Время цикла чтения.	Время стирания сектора,	Время записи слова.	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Гаранти- рованное время
	МОИТ		В мин	В макс					нс	мс	мкс	Standby,	стирания,	програм- мирования мА	хранения
M29F002BB	2	256K×8	4,5	5,5	PDIP 32; PLCC 32; TSOP 32	Доступно	Асинхрон- ный	Младшие адреса	70–90	600	8	100	20	20	20
M29F002BT	2	256K×8	4,5	5,5	PLCC 32; TSOP 32	Доступно	Асинхрон- ный	Старшие адреса	45–70	600	8	100	20	20	20
M29F010B	1	128K×8	4,5	5,5	PLCC 32; TSOP 32	Доступно	Асинхрон- ный	Универ- сальный	45–120	300	8	100	20	20	20
M29F016D	16	2M×8	4,5	5,5	SO 44; TSOP 40	Доступно	Асинхрон- ный	Универ- сальный	55–90	800	10	150	20	20	20
M29F032D	32	4M×8	4,5	5,5	TSOP 40	В разработке	Асинхронный	і Универ- сальный	70	800	10	150	20	20	20
M29F040B	4	512K×8	4,5	5,5	PDIP 32; PLCC 32; TSOP 32	Доступно	Асинхрон- ный	Универ- сальный	45–120	600	8	100	20	20	20
M29F080D	8	1M×8	4,5	5,5	SO 44; TSOP 40	Доступно	Асинхрон- ный	Универ- сальный	55–90	800	10	150	20	20	20
M29F100BB	1	64K×16,128K×8	4,5	5,5	SO 44; TSOP 48	В разработке	Асинхрон- ный	Младшие адреса	90	600	8	100	20	20	20
M29F100BT	1	64K×16,128K×8	4,5	5,5	SO 44	В разработке	Асинхрон- ный	Старшие адреса	90	600	8	100	20	20	20
M29F102BB	1	64K×16	4,5	5,5	TSOP 40	Доступно	Асинхрон- ный	Младшие адреса	35–70	600	8	100	20	20	20
M29F200BB	2	128K×16, 256K×8	4,5	5,5	SO 44; TSOP 48	Доступно	Асинхрон- ный	Младшие адреса	45–90	600	8	100	20	20	20
M29F200BT	2	128K×16, 256K×8	4,5	5,5	SO 44; TSOP 48	Доступно	Асинхрон- ный	Старшие адреса	45–70	600	8	100	20	20	20
M29F400BB	4	256K×16, 512K×8	4,5	5,5	SO 44; TSOP 48	Доступно	Асинхрон- ный	Младшие адреса	45–120	600	8	100	20	20	20



Flash-память (индустриальный стандарт), 5 В

Наимено- вание	Объем памяти, Мбит	Организация памяти	Напря пита		Корпус	Доступность	Режим	Boot Type	Время цикла чтения.	Время стирания сектора,	Время записи слова,	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Ток потреб- ления в режиме	рованное
			В мин	В макс					нс	МС	МКС	Standby, мкА	стирания, мА	програм- мирования мА	хранения
M29F400BT	4	256K×16, 512K×8	4,5	5,5	SO 44; TSOP 48		Асинхронный	Старшие адреса	45–90	600	8	100	20	20	20
M29F800DB	8	512K×16, 1M×8	4,5	5,5	SO 44; TSOP 48	Доступно	Асинхронный	Младшие адреса	55–90	800	10	150	20	20	20
M29F800DT	8	512K×16, 1M×8	4,5	5,5	SO 44; TSOP 48		Асинхронный	Старшие адреса	55–70	800	10	150	20	20	20

Flash-память, для BIOS персональных ПК и серверов

Наименование	Объем памяти,	Организация памяти		жение ания	Корпус	Доступность	Время цикла	Время стирания	Время записи	Ток потребления	Ток потребления
	Мбит		В мин	В макс			чтения, нс	сектора, мс	слова, мкс	в режиме стирания, мА	в режиме программирования, мА
M50FLW040A	4	{2×(16×4K)+(5×64K)+1×(16×4K)}×8	3	3,6	PLCC 32;TSOP 40	В разработке	250	400	10	20	20
M50FLW040B	4	$\{1\times(16\times4K)+(5\times64K)+2\times(16\times4K)\}\times8$	3	3,6	PLCC 32;TSOP 40	В разработке	250	400	10	20	20
M50FLW080A	8	{2×(16×4K)+(13×64K)+1×(16×4K)}×8	3	3,6	TSOP 32	В разработке	250	400	10	20	20
M50FLW080B	8	$\{1\times(16\times4K)+(13\times64K)+2\times(16\times4K)\}\times8$	3	3,6	TSOP 32	В разработке	250	400	10	20	20
M50FW002	2	256K×8	3	3,6	PLCC 32	В разработке	250	1000	10	20	20
M50FW016	16	(32×64K)×8	3	3,6	TSOP 40	Доступно	250	1000	10	-	-
M50FW040	4	(8×64K)×8	3	3,6	PLCC 32;TSOP 40	Доступно	250	1000	10	20	20
M50FW080	8	(16×64K)×8	3	3,6	PLCC 32;TSOP 40	Доступно	250	1000	10	20	20
M50LPW040	4	(8×64K)×8	3	3,6	PLCC 32;TSOP 40	Доступно	250	1000	10	20	20
M50LPW080	8	(16×64K)×8	3	3,6	PLCC 32;TSOP 40	Доступно	250	1000	10	20	20
M50LPW116	16	((16K+(2×8K)+32K+(30×64K)+(16×4K))×8	3	3,6	TSOP 40	Доступно	250	1000	10	20	20

Flash-память, с последовательным доступом для хранения программ

Наимено-	Объем памяти, байт	Организация памяти		жение ания	Доступность	Корпус	Время цикла записи	Время цикла стирания	Частота SCL, МГц	Ток потреб- ления	Размер сектора	Размер страницы (запись)	Кол-во циклов стирания/	Гарантирован- ное время
	Оаит		В мин	В макс			страницы, мс	стирания сектора, мс	МІЦ	в режиме Standby, мкА	(стирание), байт	записи, байт	Стирания/	хранения данных, лет
M25P05-AV	65536	65536×8	2,7	3,6	В разработке	SO-8;VFQFPN 8	1,4–2	800-2000	40	1–5	32768	256	100000	20
M25P10-AV	131072	131072×8	2,7	3,6	Доступно	SO-8;VFQFPN 8	1,4-2	800-2000	40	1–5	32768	256	100000	20
M25P16-V	2097152	2097152×8	2,7	3,6	В разработке	MONTGOMERYVILLE 2; SO-16L	1,4	1000	50	10	65536	256	100000	20
M25P20-V	262144	262144×8	2,7	3,6	Доступно	SO-8;VFQFPN 8	1,4	800	40	5	65536	256	100000	20
M25P32-V	4194304	4194304×8	2,7	3,6	В разработке	MONTGOMERYVILLE 2; SO-16L	1,4	1000	50	10	65536	256	100000	20
M25P40-V	524288	524288×8	2,7	3,6	В разработке	PowerFLAT (6x5 mm); SO-8;VFQFPN 8	1,4	1000	40	10	65536	256	100000	20
M25P80-V	1048576	1048576×8	2,7	3,6	В разработке	SO 8;VFQFPN 8	1,4	1000	40	10	65536	256	100000	20

Flash-память, с последовательным доступом для хранения данных

Наимено-	Объем памяти, байт		жение	Доступность	Корпус	Время цикла записи	Время цикла стирания	Частота SCL, МГц	Ток потреб- ления в режиме	Ток потреб- ления в режиме	Размер страницы, байт	Размер сектора, байт	Кол-во циклов стирания/	Гарантирован- ное время хранения
		В мин	В макс			страницы,	сектора,		чтения,	Standby,			, , , , , , , , , , , , , , , , , , ,	данных, лет
						MC	ммс		мА	мкА				
M45PE40-V	524288	2,7	3,6	В разработке	VFQFPN 8	1,2	1000	25	6	1	256	65536	100000	20
M45PE80-V	1048576	2,7	3,6	В разработке	VFQFPN 8	1,2	1000	25	6	1	256	65536	100000	20

ПАМЯТЬ



Память — NVRAM и часы реального времени

Часы реального времени с последовательным доступом

Наименование	Организация памяти	Особенности	Напряжен	ие питания	Доступность	Корпус	Интерфейс	Ток потребления от батареи,
			В мин	В макс				нА
M41ST84W	512b (×8)		2,7	3,3	Доступно	SO-16	I2C	500
M41ST84Y	512b (×8)		4,5	5,5	Доступно	SO-16	I2C	500
M41ST85W	512b (×8)	Встроенный кварц	2,7	3,3	Доступно	SO 28	I2C	500
M41ST85Y	512b (×8)	Встроенный кварц	4,5	5,5	Доступно	SO 28	I2C	500
M41ST87W	1280b (×8)	Встроенный кварц	2,7	3,6	Доступно	SO 28	I2C	700
M41ST87Y	1280b (×8)	Встроенный кварц	4,5	5,5	Доступно	SO 28	I2C	700
M41ST95W	512 бит (64 бит × 8)	Встроенный кварц	2,7	3,6	Доступно	SO 28	SPI	700
M41T0	-	Встроенный кварц	2	5,5	Доступно	SO-8;TSSOP8	I2C	_
M41T00	64b (×8)		2	5,5	Доступно	SO-8	I2C	1000
M41T11	512b (×8)		2	5,5	Доступно	SO 28;SO-8	I2C	1000
M41T256Y	32Kb (×8)		4,5	5,5	Доступно	SO 44	12С;12С (400 кГц)	_
M41T315V	-		3	3,6	Доступно	SO 28;SO-16	Последовательный	500000
M41T315Y	-		4,5	5,5	Доступно	SO-16	Последовательный	500000
M41T50	-	Встроенный кварц	1,7	3,6	В разработке	QFN16 (3×3 мм)	I2C	_
M41T56	512b (×8)		4,5	5,5	Доступно	SO 28;SO-8	I2C	550
M41T60	_		1,3	3,6	В разработке	QFN16 (3×3 мм)	I2C	_
M41T62	_		1,3	3,6	В разработке	QFN16 (3×3 мм)	I2C	_
M41T65	_		1,3	3,6	В разработке	QFN16 (3×3 мм)	I2C	_
M41T80	512b (×8)		2	5,5	Доступно	SO-8	I2C	_
M41T81	512b (×8)		2	5,5	Доступно	SO 28;SO-8	I2C	1000
M41T94	512b (×8)		2,7	5,5	Доступно	SO 28;SO-16	I2C	500

TIMEKEEPER

Наименование	Организация памяти	Напряжени	е питания	Доступность	Корпус	Интерфейс	Количество портов	Наличие RTC	
		В мин	В макс					ввода/вывода	
M440T1MV	32 Мбит (1024 Кбит × 32)	3	3,6	Доступно	BGA 168	Параллельный	32	Да	
M440T513Y	16 Мбит (512 Кбит × 32)	4,5	5,5	Доступно	BGA 168	Параллельный	32	Да	
M48T02	2Kb×8	4,75	5,5	Доступно	PDIP 24	Параллельный	8	Да	
M48T08	8Кб×8	4,75	5,5	Доступно	PDIP 28	Параллельный	8	Да	
M48T08Y	8Кб×8	4,5	5,5	Доступно	SO 28	Параллельный	8	Да	
M48T12	2Кб×8	4,5	5,5	Доступно	PDIP 24	Параллельный	8	Да	
M48T128Y	128Кб×8	4,75	5,5	Доступно	MISC. 32	Параллельный	8	Да	
M48T129V	128Кб×8	3	3,6	Доступно	MISC. 32	Параллельный	8	Да	
M48T129Y	128Кб×8	4,5	5,5	Доступно	MISC. 32	Параллельный	8	Да	
M48T18	8Кб×8	4,5	5,5	Доступно	PDIP 28	Параллельный	8	Да	
M48T248Y	1Мб×8	4,5	5,5	Доступно	MISC. 32	Параллельный	8	Да	
M48T251Y	4Мб×8	4,5	5,5	Доступно	MISC. 32	Параллельный	8	Да	
M48T254V	16Мб×8	3	3,6	Доступно	BGA 168	Параллельный	8	Да	
M48T35	32Kб×8	4,75	5,5	Доступно	PDIP 28	Параллельный	8	Да	
M48T35AV	32K6×8	3	3,6	Доступно	PDIP 28;SO 28	Параллельный	8	Да	
M48T35Y	32Кб×8	4,5	5,5	Доступно	PDIP 28;SO 28	Параллельный	8	Да	
M48T37V	32Кб×8	3	3,6	Доступно	SO 44	Параллельный	8	Да	
M48T37Y	32Кб×8	4,5	5,5	Доступно	SO 44	Параллельный	8	Да	
M48T512Y	512Кб×8	4,5	5,5	Доступно	MISC. 32	Параллельный	8	Да	
M48T559Y	8Кб×8	4,5	5,5	В разработке	SO 28	Параллельный	8	Да	
M48T58	8Кб×8	4,75	5,5	Доступно	PDIP 28	Параллельный	8	Да	
M48T58Y	8Кб×8	4,5	5,5	Доступно	PDIP 28;SO 28	Параллельный	8	Да	
M48T59Y	8Кб×8	4,5	5,5	Доступно	PDIP 28;SO 28	Параллельный	8	Да	
M48T86	1K6×8	4,5	5,5	Доступно	PDIP 24;SO 28	Параллельный	8	Да	

ZEROPOWER

Наименование	Организация памяти	Напряжен	ние питания	Доступность	Корпус	Интерфейс	Количество портов	
		В мин	В макс				ввода/вывода	
M48Z02	2Kb×8	4,75	5,5	Доступно	PDIP 24	Параллельный	8	
M48Z08	8Kb×8	4,75	5,5	Доступно	PDIP 28	Параллельный	8	
M48Z12	2Kb×8	4,5	5,5	Доступно	PDIP 24	Параллельный	8	
M48Z128	128Kb×8	4,75	5,5	Доступно	MISC. 32	Параллельный	8	
M48Z128Y	128Kb×8	4,5	5,5	Доступно	MISC. 32	Параллельный	8	
M48Z129V	128Kb×8	3	3,6	Доступно	MISC. 32	Параллельный	8	
M48Z18	8Kb×8	4,5	5,5	Доступно	PDIP 28	Параллельный	8	
M48Z2M1V	2Mb×8	3	3,6	Доступно	MISC. 36	Параллельный	8	
M48Z2M1Y	2Mb×8	4,5	5,5	Доступно	MISC. 36	Параллельный	8	
M48Z32V	32Kb×8	3	3,6	Доступно	SO 44	Параллельный	8	
M48Z35	32Kb×8	4,75	5,5	Доступно	PDIP 28	Параллельный	8	
M48Z35AV	32Kb×8	3	3,6	Доступно	PDIP 28;SO 28	Параллельный	8	
M48Z35Y	32Kb×8	4,5	5,5	Доступно	PDIP 28;SO 28	Параллельный	8	
M48Z512A	512Kb×8	4,75	5,5	Доступно	MISC. 32	Параллельный	8	
M48Z512AY	512Kb×8	4,5	5,5	Доступно	MISC. 32	Параллельный	8	
M48Z58	8Kb×8	4,75	5,5	Доступно	PDIP 28	Параллельный	8	
M48Z58Y	8Kb×8	4,5	5,5	Доступно	PDIP 28;SO 28	Параллельный	8	



Память-SRAM

PSRAM, асинхронная, напряжение питания 1,8 В

Наименование	Объем памяти,	Организация памяти	Напряжение питания		Режим	Доступность	Время цикла чтения,	Корпус	Ток потребления,	Ток потребления
	Мбит		В мин	В макс			нс		MA	в режиме Standby, мкА
M69AR024B	16	1024k×16бит	1,65	1,95	Асинхронный	Доступно	70	BGA 48	15	100
M69AR048B	32	2048k×16	1,65	1,95	Асинхронный	Доступно	70	BGA 48	25	100

PSRAM, асинхронная, напряжение питания 3 В

Наименование	Объем памяти,	Организация памяти	Напряжение питания		апряжение питания Режим		Время цикла чтения,	Корпус	Ток потребления,	Ток потребления
	Мбит		В мин	В макс			нс		мА	в режиме Standby, мкА
M69AW024B	16	1024k×16	2,7	3,3	Асинхронный	Доступно	60	BGA 48	20	100
M69AW048B	32	2048k×16	2,7	3,3	Асинхронный	Доступно	70	BGA 48	30	100

SRAM, 1,8 B

Наименование	Объем памяти,	Организация памяти	Напряжение питания		Режим	Доступность	Время цикла чтения,	Корпус	Ток потребления,	Ток потребления
	Мбит		В мин	В макс			HC		MA	в режиме Standby, мкА
M68AR024D	16	1M×16 бит	1,65	1,95	Асинхронный	В разработке	70	BGA 48	25	15
M68AR128M	2	128k×16 бит	1,65	1,95	Асинхронный	В разработке	70	BGA 48	6	4
M68AR256D	4	256K×16 бит	1,65	1,95	Асинхронный	В разработке	55	BGA 48	6	8
M68AR256M	4	256K×16 бит	1,65	1,95	Асинхронный	В разработке	70	BGA 48	6	8

SRAM, 3 B

Наименование	Объем памяти.	Организация памяти	Напряжен	ие питания	Режим	Доступность	Время цикла чтения.	Корпус	Ток потребления,	Ток потребления
	Мбит		В мин	В макс			ns		mA	в режиме Standby, uA
M616Z08	0,128	128 Кбит (8 Кбит×16)	2,34	3,6	_	Доступно	_	SO 44	75	1000
M68AW031A	0	32K×8 бит	2,7	3,6	Асинхронный	В разработке	55-70	SO 28;TSOP 28	30	10
M68AW127B	1	128k×8 бит	2,7	3,6	Асинхронный	Доступно	70	SO 32;TSOP 32	15	15
M68AW128M	2	128k×16 бит	2,7	3,6	Асинхронный	Доступно	55-70	BGA 48;TSOP-II 44	20	10
M68AW256D	4-32	256K×16 бит	2,7	3,6	Асинхронный	В разработке	70	TSOP-II 44	20	10
M68AW256M	4	256К×16 бит;256к×16 бит	2,7	3,6	Асинхронный	В разработке	55-70	BGA 48;TSOP-II 44	20	10
M68AW511A	4	512k×8 бит	2,7	3,6	Асинхронный	Доступно	70	SO 32;TSOP-II 32	30	10
M68AW512D	8	512К×16 бит	2,7	3,6	Асинхронный	Доступно	55	BGA 48	35	20
M68AW512M	1	512K×16 бит	2,7	3,6	Асинхронный	Доступно	70	TSOP-II 44	35	20

SRAM, 5 B

Наименование	Объем памяти.	Организация памяти	Напряжение питания		Режим	Доступность	Время цикла чтения.	Корпус	Ток потребления,	Ток потребления
	Мбит		В мин	В макс			нс		мА	в режиме Standby, мкА
M68AF031A	0,256	32K×8 бит	4,5	5,5	Асинхронный	В разработке	55-70	SO 28;TSOP 28	50	10
M68AF127B	1	128k×8 бит	4,5	5,5	Асинхронный	Доступно	55-70	PDIP 32;SO 32;TSOP 32	15	15
M68AF511A	4	512k×8 бит	4,5	5,5	Асинхронный	Доступно	70	SO 32;TSOP-II 32	55	10